

DESCRIPCIÓN DE TÉCNICAS DE RECONFIGURACIÓN DINÁMICA PARCIAL PARA APLICACIONES DE RADIO COGNITIVO

Miguel Angel Bring Fernández¹, Alejandro Arteaga Pérez², Sanjony Yasmany O'Reilly Lebrijio³, Jorge Torrez Gómez⁴

^{1,2,3}CIDP "Grito de Baire", Santa Ana # 711, e/ 47 y Reforma, Nuevo Vedado, Plaza de la Revolución, La Habana, Cuba.

⁴Universidad Tecnológica de La Habana, CUJAE, Facultad de Telecomunicaciones y Electrónica

¹bring@gb.reduim.cu, ²alejandroa@gb.reduim.cu, ³sanjony@gb.reduim.cu, ⁴jtorres151184@gmail.com

RESUMEN

En este artículo se trata la configuración dinámica parcial como componente de los sistemas de Radio Cognitivo. La tecnología de Radio Cognitivo surge como salida a problemáticas que se enfrentan hoy en día en cuanto a un aprovechamiento más eficiente en el empleo del espectro radioeléctrico. Se hace un estudio de los componentes que son parte indispensable de un nodo o radio cognitivo, prestando mayor atención a la auto-reconfiguración dinámica parcial. Se plantea de forma general, una de las arquitecturas más elementales y prácticas según los reportes consultados, para la implementación de un Radio Cognitivo. Se tiene en cuenta la tecnología más conveniente a emplear, de la cual se exige gran flexibilidad para el diseño implementado y por lo cual se escoge los dispositivos lógicos de Arreglo de Compuertas Programable en Campo (FPGA - por sus siglas en inglés). Con el empleo de los FPGA para la implementación de un diseño con la posibilidad de auto-reconfigurarse de manera parcial, se hace un acercamiento a los Radios Definidos por Software (SDR - por sus siglas en inglés) como uno más de los componentes de los sistemas de Radio Cognitivo. En este artículo se deja preparado el camino hacia la experimentación con aplicaciones que incluyan la Reconfiguración Dinámica Parcial (DPR - por sus siglas en inglés) del Radio Cognitivo.

PALABRAS CLAVES: Radio Cognitivo, Reconfiguración Dinámica Parcial, FPGA, Radio Definido por Software.

DYNAMIC PARTIAL RECONFIGURATION AS ELEMENTARY TECHNIQUE IN THE COGNITIVE RADIO

ABSTRACT

Cognitive Radio technology emerges as a solution to have more efficient use of radio-electric spectrum. A variety of reports conduct the devise of policies and technologies to have this paradigm implemented. This article deals with the Dynamic Partial Reconfiguration of Field Programmable Gate Arrays (FPGA) devices to support the implementation of Cognitive Radio (CR) nodes. Current article presents a study regarding main components of CR nodes, emphasizing the partial dynamic self-reconfiguration capability topic. We also discuss most convenient technologies based on FPGA technology

to have this self-reconfiguration capacity. Based on the surveyed material, we provide a first step to open new experimentation to include Partial Dynamic Reconfiguration (DPR) as a fundamental principle of CR technologies.

KEY WORDS: Cognitive Radio, Partial Dynamic Reconfiguration (PDR), FPGA, Software Defined Radio.

1. INTRODUCCIÓN

Con el adelanto de las tecnologías y la alta demanda en los servicios de comunicaciones inalámbricas para suplir necesidades de todo tipo, tanto en el sector estatal como en la sociedad, ha surgido la problemática de cómo emplear el espectro radioeléctrico con una mayor eficiencia. Una solución que se propone es el desarrollo de la tecnología de Radio Cognitivo (CR - por sus siglas en inglés). El CR es un término que surge desde la década de los años 90, pero es desde hace algunos pocos años que toma mayor importancia cuando comienzan a mostrarse implementaciones de dicha tecnología en la práctica. El empleo de esta nueva técnica para las comunicaciones inalámbricas, no solo proporciona grandes ventajas en el uso eficiente del espectro, sino que también contribuye a un empleo racional de la energía, elemento que también se tiene muy en cuenta en los últimos tiempos.

No es posible realizar un estudio de CR sin tener en cuenta la tecnología de Radio Definido por Software (SDR - por sus siglas en inglés). Esta última ha tenido un gran auge en los desarrollos que han surgido por la alta demanda de servicios y aplicaciones para las comunicaciones en los últimos tiempos. En [1] se discute la implementación de un sistema de reconocimiento automático de la modulación en una plataforma de Radio Definido por Software dedicado a aplicaciones de radio cognitivo. Con este sistema, se espera poder distinguir entre las modulaciones de frecuencia 2FSK y 4 FSK y entre las modulaciones de amplitud y fase ASK, BPSK, QPSK y 16QAM. En [2] se presenta la descripción de un SDR cognitivo que por la gran flexibilidad que brinda, puede ayudar en gran medida a reducir los efectos de interferencia en un enlace Satélite-Tierra. Por otra parte, en [3] se verifica el soporte que dan las plataformas SDR a las redes de radio cognitivo. Esto para dar solución a problemáticas en el sector de la aeronáutica, incluyendo vehículos aéreos no tripulados UAV (del inglés Unmanned Aerial Vehicle) [4].

La Reconfiguración Dinámica Parcial (DPR) de FPGAs constituye un elemento fundamental para el desarrollo de sistemas CR. DPR permite reconfigurar algunas áreas seleccionadas del FPGA en cualquier momento después de la configuración inicial [5]. Con lo cual las técnicas DPR toman protagonismo en mucha de las aplicaciones hoy en día. En la mayoría de los reportes consultados sobre la tecnología de CR, se apuesta por el empleo de FPGA para su implementación.

En [6] se reporta la DPR como uno de los procesos esenciales en las técnicas de tolerancia de fallo implementada en FPGA. Aquí se insiste en el empleo de este proceso para la restauración completa de un sistema después del fallo. Aunque existen otras técnicas que se encargan de los fallos por transientes sin el empleo de DPR, estas no tienen capacidad para intervenir en fallos del sistema completo. En [7] se plantea un amplio estudio de aplicaciones, entre las cuales es meritorio resaltar la industria automovilística, especialmente en los sistemas de asistencia al chofer. Por otro lado, en [8] se puede verificar cómo se emplea la DPR en función del procesamiento de imágenes interviniendo en la función de la etapa de segmentación (Pipeline del inglés) para el procesamiento. Por ejemplo, la Fig. 1 muestra el diseño modular compuesto por varias particiones para implementar DPR. Cada

una de estas particiones puede ser cargada con una Unidad de Función de Aplicación (AFU - por sus siglas en inglés) diferente, las cuales pueden corresponder con diferentes etapas para el procesamiento de visión como son: detección del color, detección de bordes, transformación morfológica, entre otras. En este caso se compilan múltiples versiones de bitstream (archivo de programación del FPGA) para cada una de las AFU. En [9] también se comenta sobre la implementación de un filtro adaptativo con el que se espera poder realizar la identificación y caracterización de un sistema determinado a partir de una señal original dada. Sobre cómo influye la DPR en el ahorro de energía de un sistema, se hace un estudio en [10] donde se plantea como debe organizarse el hardware y el software para la implementación de la DPR.

En este artículo se hace un acercamiento a la técnica de Reconfiguración Dinámica Parcial (DPR) de Hardware como elemento fundamental para la implementación de la tecnología de CR. Además se realiza un análisis básico de esta técnica enfocado al empleo de dispositivos lógicos programables (FPGA) para la implementación de un Radio Definido por Software (SDR) como plataforma para la Radio Cognitivo. En la sección 2 se presenta un esquema en bloques básico para la implementación de un radio o nodo cognitivo y se abordan algunas definiciones del tema. En la Sección 3 se hace un análisis conceptual sobre DPR y su rol en la implementación de la tecnología de CR. En la Sección 4 se comenta sobre la DPR y su implementación sobre FPGA, así como su relación con el desarrollo de los SDR. Por último en la Sección 5 se dan las conclusiones del artículo donde se dan algunas consideraciones y proyecciones futuras.

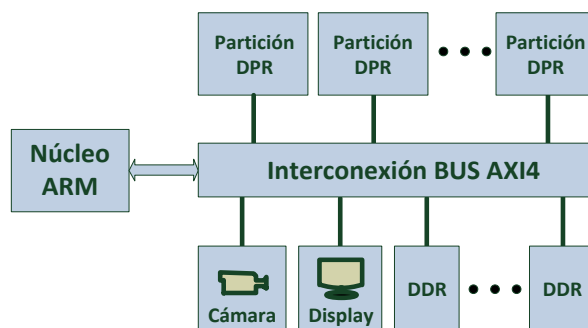


Figura 1: Aplicación de DPR en el procesamiento de imágenes.

ESQUEMA BÁSICO Y ETAPAS DE UN RADIO COGNITIVO

El Radio Cognitivo (CR), según gran cantidad de reportes de la comunidad científica, es un paradigma que está basado en plataformas de Radio Definido por Software (SDR). El CR puede ser considerado un SDR con inteligencia, que para su implementación, observa el medio en el que opera y aprende de este. De esta forma estos radios pueden lograr un acceso al espectro radioeléctrico de la forma más eficiente posible sin interferir a otros usuarios, con el nivel de potencia adecuado garantizando también un uso racional de la energía.

Según [11] un CR tiene como características principales la capacidad cognitiva y la reconfigurabilidad. La primera permite al CR, mediante una compleja interacción con el espectro (sensado), obtener información, representar el conocimiento y aprender del entorno que lo rodea para tomar decisiones inteligentes que se ejecutan mediante la

autoreconfiguración. Con la reconfigurabilidad se cambia de forma dinámica la estructura original de diseño y algunos de los parámetros de funcionamiento. Estas operaciones en acuerdo al intercambio que se realizó con el medio radioeléctrico dada la capacidad cognitiva, se realizan manteniendo el mismo hardware.

Las dos características requeridas para conformar un radio cognitivo sugieren los dos aspectos esenciales del mismo. Estos son la flexibilidad, la cual es obtenida por un SDR y la inteligencia que se logra con el Procesamiento Inteligente de Señales (ISP - por sus siglas en inglés) [12] que se efectúa en el Motor Cognitivo del CR.

Un radio cognitivo puede o no ser capaz de realizar acceso dinámico al espectro (DSA – Dynamic Spectrum Access). Para que un radio sea del tipo cognitivo, es suficiente con que el radio tenga capacidad de sentir el medio que lo rodea y tenga alguna capacidad de decisión teniendo en cuenta la información adquirida. Las decisiones que puede tomar un radio cognitivo no están restringidas solo al hecho de lograr un DSA, también puede tomar decisiones en función de la optimización de su propio funcionamiento, dígame ahorro de energía, mejora de la sensibilidad, entre otros [13].

La Fig. 2 muestra un esquema básico donde se pueden visualizar los procesos que tienen lugar en el nodo o radio cognitivo, como ciclo que define a dicha tecnología para las comunicaciones. A partir de los resultados obtenidos por el bloque de sensado sobre los diferentes parámetros del espectro radioeléctrico, en el módulo Motor Cognitivo del CR, se analizan dichos resultados y se actúa con la adaptación y el ajuste de diferentes variables de software. Lo cual a su vez conlleva a un proceso de reconfiguración de hardware de acuerdo a la información que se obtuvo del espectro. Las plataformas SDR, por su esencia son muy convenientes para estos procesos de reconfiguración de hardware. A partir de la información recolectada es posible actuar sobre el medio radioeléctrico con características diferentes en cuanto a frecuencias de trabajo, nivel de potencia de la señal que se transmite, sensibilidad del receptor, entre otros.

El sistema CR conforma lo que se conoce como red de radios cognitivos (CRN - por sus siglas en inglés). Las CRN están formadas por usuarios primarios (PU - por sus siglas en inglés) y usuarios secundarios (SU - por sus siglas en inglés) de acuerdo a lo permisos y derechos que tengan cada uno para operar en la banda de frecuencia en que vayan a operar. De esta forma existe una estación base o centro de fusión (FC - por sus siglas en inglés) que será la encargada de compartir toda la información adquirida por los radios o nodos cognitivos que son partes de la red. Se trata de una infraestructura donde existe un dispositivo que es el encargado de gestionar toda la información entre los usuarios.

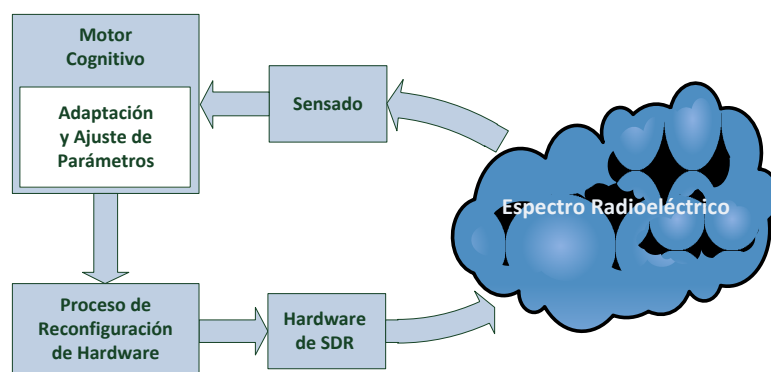


Figura 2: Esquema básico de un nodo o radio cognitivo.

Cuando se trata de un sistema CR basado en una arquitectura de red, todos los usuarios secundarios obtienen información del medio radioeléctrico en el que se encuentran y la envían a un centro de fusión. De esta forma se obtiene una información que es la combinación de lo que tributan muchos usuarios. Esta información va a ser mucho más precisa que la información de un usuario aislado. El centro de fusión computa el resultado colectivo de todos los usuarios y con ello gestiona el acceso a los canales de la forma más eficiente posible evitando así las colisiones o interferencias. Esta forma de compartir información se conoce por sensado del espectro cooperativo (CSS) [14].

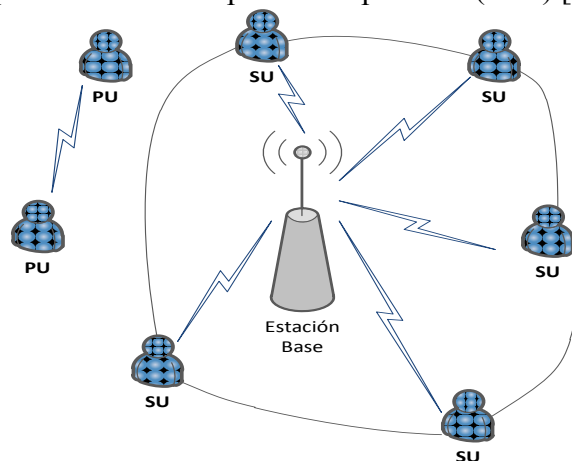


Figura 3: Sistema de Radio Cognitivo con arquitectura de red.

Los sistemas CR también pueden implementarse de manera que no exista una topología de red en específico. En este caso cada dispositivo podrá interactuar con los demás y utilizar la información del medio radioeléctrico que el otro pueda brindarle.

HARDWARE RECONFIGURABLE CON ENFOQUE AL RADIO COGNITIVO.

El hardware reconfigurable es aquel que es descrito mediante un lenguaje de descripción de hardware (HDL) con el que se generan ficheros bitstream de configuración. Estos ficheros permiten el cambio de funcionalidad de un dispositivo que pueda ser re-programado múltiples veces. Esto proporciona grandes ventajas; se logra la optimización del funcionamiento de dicho dispositivo, desarrollo de aplicaciones en tiempos relativamente cortos, bajos costos de implementación, entre otras, todo esto sin necesidad de modificar la estructura del hardware físico empleado,

El objetivo principal de este artículo es el estudio de la Reconfiguración Dinámica Parcial (DPR) de hardware, también conocida como Reconfiguración Activa Parcial. DPR describe dispositivos que no detienen su funcionamiento mientras se ejecuta su reconfiguración parcial. Esto satisface las necesidades principales de los sistemas de Radio Cognitivo, los cuales responden mayormente a sistemas de comunicación en tiempo real.

DPR brinda la posibilidad de implementar circuitos de gran complejidad dentro de un área razonable del FPGA y además una reducción significativa del consumo energético estático, lo cual introduce el concepto de hardware virtual [15]. Para la implementación exitosa de

DPR, será necesario trabajar en un diseño hardware dividido en módulos y un software modular que responda a cada uno de los módulos hardware diseñados.

Típicamente, los controladores de hardware en las familias de FPGA proveen funciones pre-implementadas -a través de librerías de software- que permiten implementar DPR. No obstante, su empleo se hace engorroso ya que el proceso de reconfiguración resulta lento e imposible de estimar el tiempo que tarda hacerlo [16]. En cambio, resulta más atractivo el desarrollo de controladores de propiedad intelectual para la auto-reconfiguración del sistema [16].

La Fig. 4 muestra el diseño típico para implementar DPR en FPGA. Este diseño está formado por una región estática –la cual mantendrá en funcionamiento mientras se ejecuta el proceso de reconfiguración- y una región dinámica -la cual es la que se reconfigura en tiempo de ejecución-. En esta arquitectura también interviene un BUS Principal (Bus Macro en inglés) para la comunicación entre el módulo estático y las regiones dinámicas. El funcionamiento de este bus es independiente del proceso de reconfiguración, de hecho será a través de él que se realice dicho proceso, ya que es el que conecta los módulos de reconfiguración parcial con el diseño base (región estática).

Este bus es el que se encarga de las conexiones entre los módulos, las cuales se mantendrán de manera permanente sin sufrir cambios y no interviene en las conexiones y el ruteo interno de los módulos. En otras palabras, el BUS Principal está restringido a los límites entre la Región de Reconfiguración Parcial y la Región Estática.

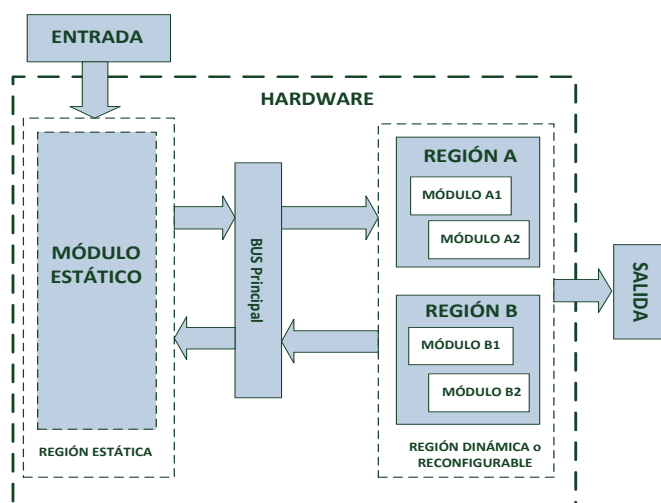


Figura 4: Arquitectura de Reconfiguración Dinámica Parcial para Radio Cognitivo.

En una arquitectura donde se implemente una Reconfiguración Dinámica Parcial, la región dinámica podrá estar formada por diferentes módulos de acuerdo a las diferentes funcionalidades para las cuales el diseño fue concebido. De esta forma se puede visualizar una arquitectura para el diseño de un sistema que pueda brindar una funcionalidad determinada en un momento dado. Esto en acuerdo a las necesidades presentadas para la implementación de la tecnología de Radio Cognitivo.

Por las características de un sistema de Radio Cognitivo se puede deducir que la Reconfiguración Dinámica juega un papel decisivo en su funcionamiento. Si el sistema tiene inteligencia e información del medio que lo circunda y tiene capacidad para poder tomar una decisión, pero no se auto-reconfigura dinámicamente, no se estaría aprovechando aquellas

funcionalidades de gran valor tecnológico con que cuenta dicho sistema y dejaría de ser un verdadero (full mitola) CR.

Teniendo en cuenta la arquitectura que se plantea para el diseño de los sistemas de CR, de la cual se puede visualizar una idea general en la Fig. 2, no es difícil sugerir lo conveniente que resultaría el empleo de tecnologías de lógicas programable para su implementación. Dada la flexibilidad que brindan los FPGA para los diseños que soportan, pueden ser catalogados como líderes en la implementación de DPR. Estos dispositivos tienen como ventajas principales las características de paralelismo de funcionalidades durante la ejecución de procesos. Característica que lo distingue para su empleo en la implementación de tecnología de Radio Cognitivo.

El empleo de estos dispositivos ha propiciado que la reconfiguración dinámica en sistemas SDR sea cada vez más utilizada. Por ejemplo, McDonald [17] presenta una visión general de un algoritmo de corrección de errores hacia adelante (FEC - por sus siglas en inglés) reprogramable con reconfiguración parcial sobre un FPGA Virtex-4. También en [18] Delahaye y Palicot se enfocan en la implementación de un código convolucional, un mapa de constelación y un filtro FIR reconfigurables.

RECONFIGURACIÓN DINÁMICA PARCIAL EN FPGA, SU RELACIÓN CON LOS SDR.

La Reconfiguración Dinámica Parcial según [18] se puede implementar principalmente de dos formas:

1. Basado en la diferencia entre el diseño que se quiere reconfigurar y el nuevo diseño.
2. Basado en módulos pre-concebidos, para lo cual se debe trabajar sobre un flujo de diseño modular.

Cuando la DPR se basa en la diferencia, se genera un bitstream de la diferencia entre dichos diseños. Este estilo para implementar DPR es conveniente solo cuando se trata de cambiar el contenido de tablas o ecuaciones para hacer un cálculo determinado. Además, permite lograr tiempos de reconfiguración muy reducidos; ya que un bitstream generado de la diferencia entre los dos diseños puede ser muy pequeño en comparación con el bitstream del diseño completo. Este tipo de implementación DPR no es conveniente para diseños muy complejos; en los diseños de gran escala puede ser complicado encontrar la parte del diseño que se quiere modificar.

Cuando se emplea la técnica basada en módulos pre-concebidos, se genera un bitstream para cada uno de los módulos disponibles. De esta forma se obtendrá un diseño basado en una arquitectura modular para el cambio de su funcionalidad de acuerdo a la necesidad.

Este cambio de funcionalidad dinámico permite conformar el Radio Definido por Software (SDR). Mediante SDR se obtiene una plataforma hardware base que permite cambio de funcionalidades y de parámetros del sistema, lo cual se hará por software sin necesidad de hacer cambio en el hardware. Esto es muy ventajoso pues se logra cambiar la funcionalidad a un equipo en un tiempo relativamente corto, con el mínimo de costo.

Los SDR surgen a partir de una mezcla apropiada de Circuitos Integrados de Aplicaciones Específicas (ASIC), Arreglo de Compuertas Programables en Campo (FPGA), Procesadores Digitales de Señales (DSP) y Microprocesadores de propósito general [19]. Si el sistema que se diseña tiene las características mencionadas anteriormente y el hardware que se emplea,

tiene las potencialidades suficientes para la implementación de dicho sistema modular, se estaría en presencia de un SDR.

En el diseño de los SDR, por lo general se puede apreciar el empleo de los FPGA. Esto está dado por la flexibilidad que como hardware, dichos dispositivos brindan para un funcionamiento versátil, como necesidad ante requerimientos de implementación con mínimos costos en cortos espacios de tiempos. Si a esta visión de SDR se le incorpora un sistema de inteligencia, que pueda interactuar con el medio que le rodea y tomar decisión en consecuencia con la información que obtiene, entonces se está hablando de un sistema de Radio Cognitivo.

En [20] se estudia cómo un SDR con DPR implementado en su sistema, ofrece los mismos recursos de hardware para diferentes estándares de comunicación inalámbrica. Aquí se presenta un SDR que es implementado usando cinco sistemas de comunicación; Bluetooth, Wi-fi, 2G, 3G y LTE en el mismo hardware reconfigurable. Como ventajas de la DPR se demuestra cómo en este SDR se logra una optimización de área de implementación y de consumo de potencia.

Otro ejemplo de implementación de DPR en un SDR sobre FPGA, es el que se presenta en [21]. En este reporte se trata como caso de estudio un encoder convolucional multi-estándar, con el cual se pretende realizar una evaluación y obtener recomendaciones para los diseñadores, en función de la disminución del tiempo de reconfiguración en los sistemas. El tiempo de reconfiguración es uno de los parámetros de mayor significación, sobre todo cuando se requiere rápidas conmutaciones en sistemas de tiempo real.

Como ejemplo más cercano a aplicaciones de hoy en día, en [22] se presenta un modulador OFDM para la transmisión en un enlace hacia abajo para comunicaciones inalámbricas de tecnología LTE con la implementación de DPR. Los sistemas LTE, son los de mayor relevancia para las comunicaciones 4G y la modulación OFDM (Orthogonal Frequency Division Modulation) que emplea, es una fuerte candidata para las comunicaciones 5G. En este escrito se evalúan para la reconfiguración, dos parámetros fundamentales en el modulador OFDM; esquema de la modulación digital que se emplea y el ancho de banda del canal LTE. Se obtiene como resultados, que la latencia para estos dos parámetros con el empleo de DPR, son aceptables comparados con los requerimientos que se imponen para LTE.

Por otra parte, en [23] se trata sobre la reconfiguración de lógica específica aplicando el uso de la DPR sobre FPGA en tiempo de ejecución mientras el resto del sistema se mantiene operando. Para esto se emplea la técnica de verificación basada en aserciones (ABS-Assertion Based Verification). Con el empleo de esta técnica se posibilita la implementación de diseños de mayor complejidad como aplicaciones enfocadas al internet de las cosas (IoT) usando un área más razonable dentro del FPGA y consecuentemente se reduce el consumo de energía del sistema. De manera similar se puede observar en [24], cómo se hace necesario en la implementación de los sistemas complejos de SDR utilizando DPR de una mayor verificación para asegurarse del correcto funcionamiento de la reconfiguración de la lógica deseada y la funcionalidad del sistema diseñado.

CONCLUSIONES

Soluciones eficientes mediante la tecnología de Radio Cognitivo establecen el desarrollo de SDR sobre un hardware que permita la implementación dinámica de esquemas. Según las soluciones mostradas en la literatura, podrán ser empleados dispositivos lógicos programables FPGA. Los cuales, por la flexibilidad que brindan, permitirán una Reconfiguración Dinámica del diseño en la implementación de un nodo CR. Al sistema diseñado habrá entonces que adicionarle la inteligencia y la capacidad de decisión en función de la información que obtenga del medio. De esta forma se cierra el ciclo completo de cognición, donde se adquiere información del espectro radio eléctrico que le rodea, se toman decisiones en función de esta información. Estas operaciones dan lugar a la auto-reconfiguración dinámica para cambiar el funcionamiento de acuerdo a la necesidad.

RECONOCIMIENTOS

Los autores desean agradecer al Centro de Investigación, Desarrollo y Producción “Grito de Baire” por el apoyo y la dirección en el proyecto de investigación que da lugar al surgimiento de este artículo..

REFERENCIAS

- [1] Amine Azza, Mohammed; El Moussati, Ali; Moussaoui, Omar; “Implementation of an Automatic Modulation Recognition System on a Software Defined Radio Platform”. Department of electronics, Informatics and Telecommunications, National School of Applied Sciences, Oujda, Morocco. 2018.
- [2] Hosseini, Nozhan; Matolak, David W. “Software Defined Radios as Cognitive Relays for Satellite Ground Stations Incurring Terrestrial Interference”. IEEE 2017.
- [3] Ponnu Jacob. Rajendra Prasad Siri Ina. A. S. Madhu Umar. “Cognitive Radio for Aeronautical Communications: A Survey”. IEEE 2016.
- [4] Sklivanitis, George; Tountas, Konstantinos; Pados, Dimitris A. “Airborne Cognitive Networking: Design, Development, and Deployment”. IEEE 2018.
- [5] WANG, Lie; WU, Feng-yan. “Dynamic Partial Reconfiguration in FPGA”. 2009 Third International Symposium on Intelligent Information Technology Application.
- [6] Mahmoud, Dina G; Amer, Hassanein H; Daoud, Ramez M. “Fault Secure FPGA-Based TMR Voter”. Electronics and Communications Engineering Department American

University in Cairo, Egypt. 7th Mediterranean Conference on Embedded Computing. June 2018.

[7] Vipin, Kizheppatt; Fahmy, Suhaib A. “FPGA Dynamic and Partial Reconfiguration: A Survey of Architectures, Methods, and Applications”. Research Gate. November 2018.

[8] Nguyen, Marie; Hoe, James C. “Amorphous Dynamic Partial Reconfiguration with Flexible Boundaries to Remove Fragmentation”. Carnegie Mellon University Pittsburgh, Pennsylvania. arXiv:1710.08270v2 [cs.AR] 24 Oct 2017.

[9] Camps, José L.; Herrero, Vicente; Gadea, Rafael. “Aplicación de la reconfiguración dinámica de la FPGA Virtex de Xilinx”, Research Gate, February 2014.

[10] Yonemitsu, Satoshi; Kono, Sota; Yamawaki, Akira. “Power Saving Effect of Dynamic Partial Reconfiguration on FPGA”. Kyushu Institute of Technology, Kitakyushu, 804-8550 Japan. 5th IIAE International Conference on Industrial Application Engineering. 2017.

[11] Alias, Dinu Mary; Ragesh G.K. “Cognitive Radio Networks: A Survey”. International Conference on Wireless Communications, Signal Processing and Networking (WISPNET). 2016.

[12] Qineti Ltd. “Cognitive Radio Technology”. A study for Ofcom – Volúmen 1. February 2007.

[13] TANG, Helen; WATSON, Susan. “Cognitive radio networks for tactical wireless communications”. DRDC – Ottawa Research Center. December 2014.

[14] Salah, Ibrahim; Saad, Waleed; Shokair, Mona; Elkordy, Mohamed; “Cooperative Spectrum Sensing and Clustering Schemes in CRN: A Survey”. IEEE 2017.

[15] M. Liuzy, Z. Luy, W. Kuehnz, and A Jantsch, “Reducing FPGA Reconfiguration Time Overhead using Virtual Configurations,” in ReCoSoC 2010.

[16] L. Pezzarossa et al. - 2017 - A Controller for Dynamic Partial Reconfiguration in FPGA-based Real-Time Systems.

[17] E. J. Mcdonald, "Runtime FPGA Partial Reconfiguration", In Proc. of 2008 IEEE Aerospace Conference, pp. 1-7, Mar. 2008.

[18] Jean-Philippe Delahaye, Pierre Leray, Christophe Moy, Jacques Palicot, "Managing Dynamic Partial Reconfiguration on Heterogeneous SDR Platforms", SDR Forum Technical Conference'05, Anaheim (USA), November 2005.

[19] MITOLA, Joseph. “Cognitive Radio for Flexible Mobile Multimedia Communications”. USA and the Royal Institute of Technology (KTH), Stockholm, Sweden. 2001.

[20] S. Hosny, E. Elnader, M. Gamal, A. Hussien, A. H. Khalil, y H. Mostafa, “A Software Defined Radio Transceiver Based on Dynamic Partial Reconfiguration”. Electronics and Communications Engineering Department, Cairo University, Egypt. 2018.

[21] A. Kamaleldin et al., “Design guidelines for the high-speed dynamic partial reconfiguration based software defined radio implementations on Xilinx Zynq FPGA”. Electronics and Communications Engineering Department, Cairo University, Egypt. 2017.

[22] M. L. Ferreira, A. Barahimi, y J. C. Ferreira, “Dynamically reconfigurable LTE-compliant OFDM modulator for downlink transmission”. Faculty of Engineering of the University of Porto, Portugal. 2016.

[23] I. Ahmed, H. Mostafa, y A. N. Mohieldin, «Dynamic partial reconfiguration verification using assertion based verification», en 2018 13th International Conference on Design Technology of Integrated Systems In Nanoscale Era (DTIS), 2018, pp. 1-2.

[24]I. Ahmed, H. Mostafa, y A. N. Mohieldin, «On the Functional Verification of Dynamic Partial Reconfiguration», en 2018 IEEE 61st International Midwest Symposium on Circuits and Systems (MWSCAS), 2018, pp. 1126-1129.

SOBRE LOS AUTORES

Miguel Angel Bring Fernández, Ingeniero en Telecomunicaciones y Electrónica, desarrollador de aplicaciones para las comunicaciones en CIDP-Grito de Baire.

Alejandro Arteaga Pérez, Ingeniero en Telecomunicaciones y Electrónica, se encuentra realizando la maestría en Sistemas de Telecomunicaciones, desarrollador de aplicaciones para las comunicaciones en CIDP-Grito de Baire.

Sanjony Yasmany O'Reilly Lebrijio, Ingeniero Informático, desarrollador de aplicaciones para las comunicaciones en CIDP-Grito de Baire.

Jorge Torres Gómez, Ingeniero en Telecomunicaciones y Electrónica, Master en Sistemas de Telecomunicaciones, Doctor en Ciencias Técnicas, Profesor Auxiliar.