

SISTEMA EXPERIMENTAL PARA LA CARACTERIZACIÓN DEL MER.

Rodney Martínez Alonso¹, Ernesto Fontes Pupo², Reinier Díaz Hernández³, Glauco Guillen Nieto⁴

LACETEL, Instituto de Investigación y Desarrollo de Telecomunicaciones, Ave. Independencia, Km. 14½, No. 34818, Boyeros, La Habana.

¹e-mail: rodney@lacetel.cu,

²e-mail: fontes@lacetel.cu,

³e-mail: reinier@lacetel.cu,

⁴e-mail: glauco@enet.cu

RESUMEN

El MER (del inglés Modulation Error Rate) o Razón de Errores de Modulación es uno de los parámetros más importantes para definir la calidad de un sistema de modulación digital, por esto resulta de particular relevancia en la Televisión Digital Terrestre (TDT). En el presente trabajo se realizó una recapitulación de la base teórica del MER. Se implementó un sistema que posibilita intervenir de manera controlada en el proceso de traslado de frecuencia y de conversión digital a analógico de un modulador de la norma DTMB, para identificar la influencia de diferentes elementos del diseño y su impacto en el MER. Se describe el diagrama en bloques utilizado para las pruebas de laboratorio. Los resultados presentados son referentes a la variación irregular aleatoria de la frecuencia *jitter* del reloj de referencia y el ruido de fase. Se presentan los resultados de las mediciones de laboratorio mediante análisis temporales, espectrales y vectoriales.

PALABRAS CLAVES: TDT, Modulaciones Digitales, MER, Ruido de Fase, jitter

ABSTRACT

To define quality of a modulation system, the Modulation Error Ratio (MER) is one of the most important parameters. Therefore, it is particularly important on Terrestrial Digital Television (TDT). In this paper was conducted a summary of the theoretical basis of the MER. It describe a system that make possible a controlled way to intervene in the frequency up converting process and digital to analog converter of a DTMB modulator. Allow identify the influence of different design elements and their impact on the MER. It describe the block diagram implemented for the laboratory tests. The results are refer to jitter and phase noise in the reference clock. It present the laboratory tests results through temporal, spectral and vector analysis.

KEYWORDS: TDT, Digital Modulation, MER, phase noise, jitter

RAZÓN DE ERRORES DE MODULACIÓN – MER

El MER es un parámetro cuantitativo que permite evaluar la calidad de una modulación digital. Brinda información sobre la degradación de las señales debido a múltiples causas, como pueden ser las que afectan la relación señal ruido, las provocadas por el ruido de fase de osciladores, las perturbaciones causadas por los ecos, entre otras. [1]

La Figura 1 muestra la constelación de una modulación 16-QAM. Si dicha modulación se realiza perfectamente y se mide en un ambiente libre de ruido o degradaciones, su constelación tiene el mapa de símbolos exactamente sobre los mismos 16 puntos a lo largo de todo el tiempo de medición. En el mundo real las señales siempre sufren algún tipo de deterioro, provocando que los símbolos se dispersen alrededor de su posición ideal dentro de la constelación. La Figura 1 muestra el vector que define un símbolo de referencia (el símbolo ideal que se quiere transmitir o recibir) y el vector del símbolo transmitido (o recibido) que es ligeramente diferente del ideal. El Error de Modulación es el vector diferencia entre el vector del símbolo de referencia y el realmente transmitido. [1]

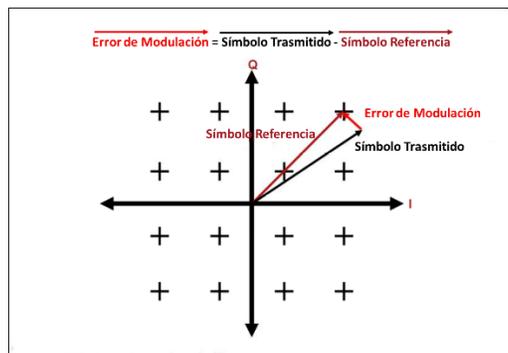


Figura 1: Error de modulación de una constelación 16-QAM

Matemáticamente, una definición más precisa del MER (en dB) es la siguiente:

$$MER = 10 \log_{10} \left\{ \frac{\sum_{j=1}^n (I_j^2 + Q_j^2)}{\sum_{j=1}^n (\delta I_j^2 + \delta Q_j^2)} \right\} dB \quad (1)$$

En la Fórmula 1 la I y la Q son la parte real (I, in-phase) e imaginaria (Q, quadrature) de cada muestra ideal del vector del símbolo referencia, δI y δQ son la parte real e imaginaria del vector Error de Modulación y n es la cantidad de símbolos de la constelación. Esta definición asume que un gran número de muestras es tomado y por esto todos los símbolos de la constelación tienen la misma probabilidad de ocurrir. De dichas definiciones se deduce que el valor del MER es directamente proporcional a la calidad de una señal digital (mientras mayor sea el MER mejor). [2]

El MER es una medición de cuan dispersos se encuentran los símbolos dentro de la constelación de una determinada modulación digital, los símbolos ocasionalmente dispersos tendrán un impacto muy bajo o ninguno dentro de la medición. Esto significa que, se puede tener un buen MER, incluso en presencia de la degradación de la Razón de Bits Erróneos (BER), que no es más que una estimación de la razón entre

la cantidad de bit erróneos y el total de los bits recibidos. Esto es particularmente cierto cuando ocurre interferencia intermitente, o en ráfaga. [1] La Figura 2 a) y b) muestra la constelación de una modulación 16-QAM de dos moduladores de Televisión Digital Terrestre de la norma DTMB. Nótese como a mayor MER (a) la dispersión de los símbolos dentro de la constelación es mucho menor.

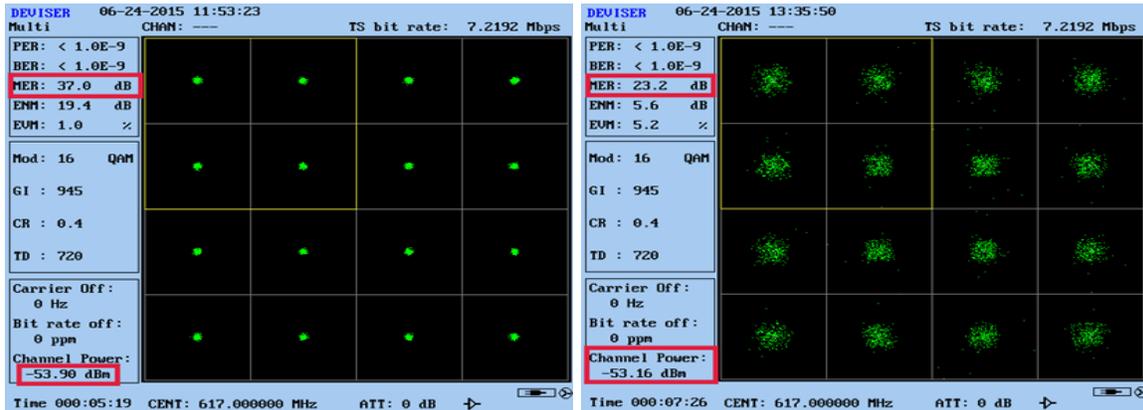


Figura 2: a) Modulación 16 QAM, MER = 37 dB

b) Modulación 16 QAM, MER = 23.2 dB

DISEÑO EXPERIMENTAL PROPUESTO PARA LAS PRUEBAS

El empleo de moduladores comerciales o sintetizadores de señales complejas con capacidad de modulación de diferentes estándares de TVD permite contrastar y analizar la variación del MER a partir de las características propias de los diseños. Sin embargo, con estos equipos no resulta factible realizar experimentos que permitan variar de forma controlada los diferentes parámetros que afectan el MER. Resulta necesario implementar un sistema que posibilite caracterizar de manera controlada algunos de los errores de diseño en un transmisor digital que afectan el MER.

El diseño propuesto cuenta con un convertor digital de banda base a radiofrecuencia, basado en el AD9789 de Analog Devices, un sintetizador híbrido DDFS-PLL, donde el DDFS funciona como un divisor programable de alta resolución y bajo SFDR, respecto a otras soluciones como los pre-escaladores, una referencia de reloj a través del Generador de Patrones/Pulsos 81134A de Agilent Technologies, una Analizador de Espectro y un Osciloscopio. Además se incluye un unidad de control basada en el FPGA Spartan 3E XC3S500E-FG320 para la configuración y una laptop (PC). La Figura 3 muestra el esquema del diseño del set experimental propuesto para el análisis del MER.

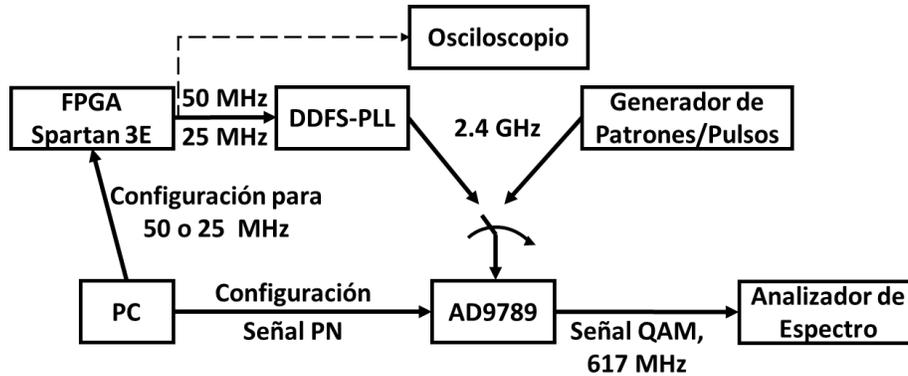


Figura 3: Diseño propuesto para la caracterización del MER

El AD9789 incluye un modulador QAM, interpolador y convertidor directo de banda base a radiofrecuencia empleando un DAC con una resolución de 14 bits y una referencia de reloj de hasta 2.4 GHz (frecuencia utilizada en los experimentos) [3]. Se configuró para realizar una modulación QAM (256-QAM, 64-QAM, 16-QAM) y realizar un traslado de frecuencia de una señal en banda base a la frecuencia 617 MHz. La configuración y los datos (secuencia de datos complejos (IQ) pseudoaleatoria (PN)) se enviaron desde la PC vía USB. Para esto se utilizaron programas propios de la tarjeta de desarrollo del AD789. Esto tiene el objetivo de modificar una única variable en la realización de los experimentos teniendo un ambiente controlado que permita arribar a conclusiones certeras a partir de un resultado esperado. Por ejemplo, se garantiza que variaciones de calidad en una fuente de video, del sincronismo de la entrada ASI, errores del modulador en banda base a un estándar de televisión u otros, incidan en la medición alterando los resultados.

El AD9789 permite lograr un MER de hasta 42dB sin ecualizar y hasta 46dB empleando filtros ecualizadores [3]. En el estado del arte Analog Devices es líder en este tipo de procesadores DSP con salida en radiofrecuencia. Este circuito integrado permitirá alcanzar los mejores valores de MER que la tecnología actual permite. De modo que se dispondrá de un amplio rango de MER para realizar pruebas que permitan caracterizar algunos de los parámetros que inciden en el deterioro del MER.

La señal de referencia de 2 400 MHz para el DAC del AD9789 es sintetizada en un lazo híbrido DDFS-PLL. Tanto el DDFS como el comparador de fase y divisores complementarios para el funcionamiento del lazo se encuentran en un único circuito integrado. En la Figura 4 se muestra un esquema detallado del sintetizador. El filtro a la salida del VCO se emplea con el objetivo de reducir el nivel de los armónicos del mismo y aumentar el SFDR.

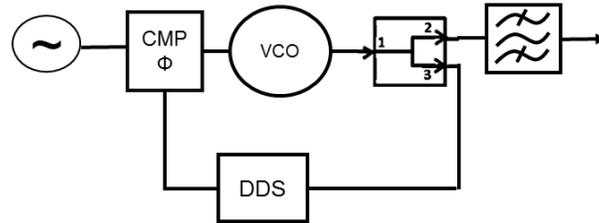


Figura 4: Diagrama de hardware del sintetizador

Se emplea un DDFS en lugar de un divisor fraccional para el establecimiento de la frecuencia del lazo, dado que este logra un mayor SFDR (Rango Dinámico Libre de Espurias, por sus siglas en inglés). El DDFS empleado como divisor fraccional en el lazo PLL no presentará los corrimientos de fase por temperatura del divisor fraccional con compensación de corriente. Mientras que no existirá un compromiso entre el SFDR y el ancho de banda del lazo, como en el caso del divisor fraccional con corrección sigma-delta [3]. La configuración y la referencia de reloj del AD9956 son transmitidos de la tarjeta de desarrollo del Spartan 3E. Las diferentes configuraciones son programadas desde la PC.

Para generar los 2.4 GHz además se empleó la referencia de reloj Generador de Patrones/Pulsos, permitiéndonos contrastar los resultados del MER del AD978 con dos referencias de reloj diferentes.

INCIDENCIA DE LAS DISTORSIONES DE LA SEÑAL DE RELOJ EN EL MER

La variación irregular aleatoria de la frecuencia (*jitter*) de la señal del reloj de referencia producirá una variación aleatoria en los símbolos a la salida del sistema de modulación descrito en el epígrafe anterior. En estos experimentos se configuró el AD9789 para que realizara una modulación 256 QAM.

La síntesis de la señal del reloj de referencia se realizó en el FPGA. En un caso se emplea un bloque DCM del FPGA para sintetizar una señal de reloj de 25 MHz. El DCM, garantiza cumplir con los principales requisitos de diseño al manejar señales de reloj de relativamente alta frecuencia. El DCM está compuesto por 4 módulos principales:

- DFS (del inglés Digital Frequency Synthesizer), que incluye un bloque de multiplicadores y un bloque de divisores.
- DLL (del inglés Delay Locked Loop) para eliminar el skew de la señal de reloj.
- PS (del inglés Phase Shift), desplazamiento digital de fase.
- Circuito de control lógico. [5]

El Spartan 3E, recibe una señal de reloj generada por un oscilador de 50 MHz, esta señal pasa al Bloque DCM obteniéndose dos componentes, perfectamente sincronizadas en fase. La señal de 50 MHz pasa por el bloque DLL, que a partir de una lógica de retardos. La señal de salida del DLL pasa a un buffer y a un conjunto de multiplicadores y divisores del Bloque DFS, obteniéndose la componente de 25 MHz. En este procesamiento digital de la señal el *jitter* de reloj se incrementa. En la Figura 5 se muestra la medición del periodo del reloj y la desviación estándar temporal de la señal.



Figura 5: Medición del *Jitter* de la señal de reloj de 25 MHz a la salida del FPGA

En la Figura 6 se muestra la medición del MER a la salida del DAC del AD9789 empleando como referencia del DAC la señal de 2400 MHz sintetizada en el lazo DDFS-PLL a partir de la señal de referencia de 25 MHz.

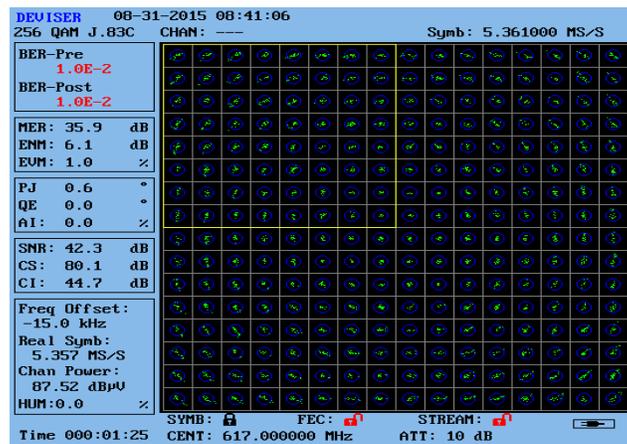


Figura 6: Medición del MER a la salida del AD9789, 25 MHz de referencia del FPGA

El empleo de los buffer de salida ODDR del Spartan 3E en lugar del DCM interno permite reducir considerablemente el *jitter* de la señal de reloj (Figura 7). En este caso la referencia del FPGA al AD9956 sería de 50 MHz.

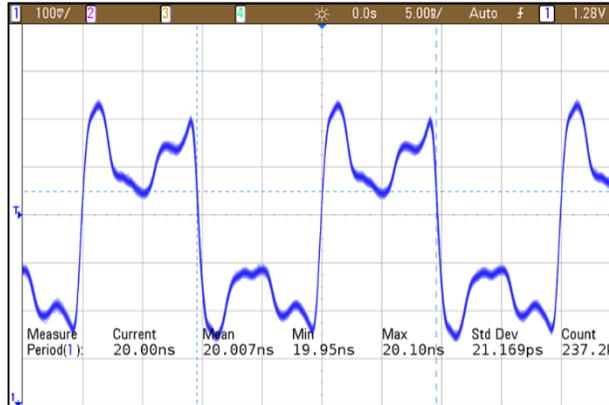


Figura 7: Medición del Jitter de la señal de reloj de 50 MHz a la salida del FPGA

En la **¡Error! No se encuentra el origen de la referencia.** se muestra la medición del MER a la salida AD9789 empleando como referencia del DAC la señal de 2400 MHz sintetizada en lazo DDFS-PLL a partir de la señal de referencia de 50 MHz. Se puede apreciar como el MER aumentó alrededor de 3 dB con la disminución del *Jitter* de tiempo de la referencia de reloj del AD9956.

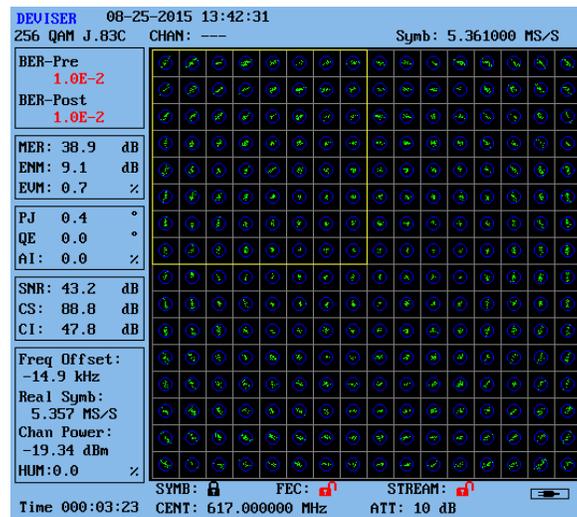


Figura 8: Medición del MER a la salida del AD9789, 50 MHz de referencia del FPGA

Empleando restricciones temporales en la etapa del ruteo de la señal de reloj dentro del FPGA es posible disminuir el *jitter* de la señal de reloj de 21.169ps a 18.054ps. Ver **¡Error! No se encuentra el origen de la referencia.**

En la medición realizada se aprecia que prácticamente se logra llegar al máximo desempeño del AD9789 en cuanto al MER. En la **¡Error! No se encuentra el origen de la referencia.** se muestra el resultado de la medición para esta configuración. En esta se logra el mínimo *jitter* para el reloj de referencia del diseño. Mejorar este parámetro requeriría un oscilador más costoso. Sin embargo lograr un menor *jitter* de la

señal de referencia del sintetizador no tendría un impacto positivo significativo en el MER a la salida del DAC del AD9789, pues con este valor se logra el máximo rendimiento de esta tecnología.

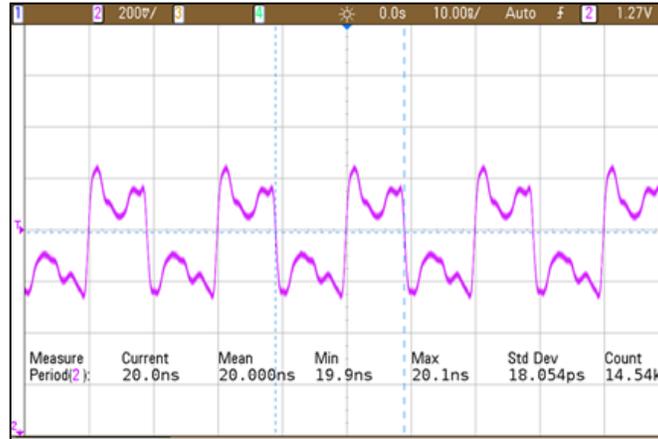


Figura 9: Medición del Jitter de la señal de reloj de 50 MHz a la salida del FPGA

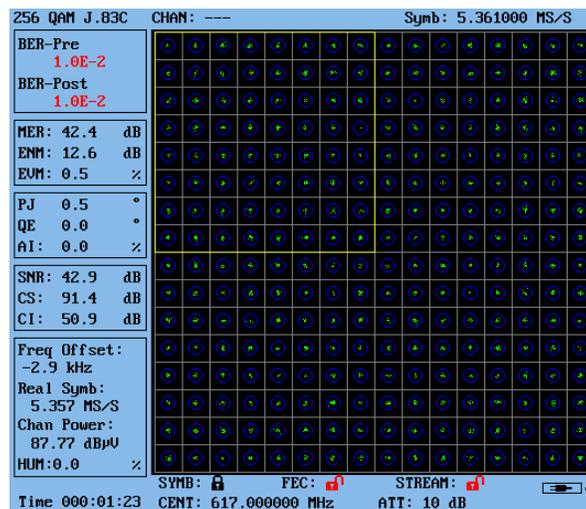


Figura 10: Medición del MER a la salida del AD9789, 50 MHz de referencia del FPGA, con restricciones de tiempo

INCIDENCIA DEL RUIDO DE FASE DE LA REFERENCIA DE RELOJ DEL SISTEMA EN EL MER

El ruido de fase en la referencia de reloj del sistema provoca que la constelación refleje un patrón circular, casi como si la pantalla estuviera rotando. En este experimento cambiaremos el reloj de referencia del AD9789 de 2.4 GHz generado por el AD9956 por la referencia de reloj del Generador de Patrones/Pulsos que es de alta precisión. Para el experimento se configuró al AD9789 para que realizara una modulación 64 QAM.

En la Figura 11 se muestra la medición del MER y lo más interesante que es el efecto que produce el ruido de fase en la constelación. Este mismo efecto se aprecia en las mediciones anteriores, aunque es mucho menos perceptible dado que la modulación es 256-QAM. Esta medición es el resultado de utilizar la referencia de reloj de 2.4 GHz del AD9956 y los 25 MHz de referencia del FPGA Spartan 3E (el peor caso).

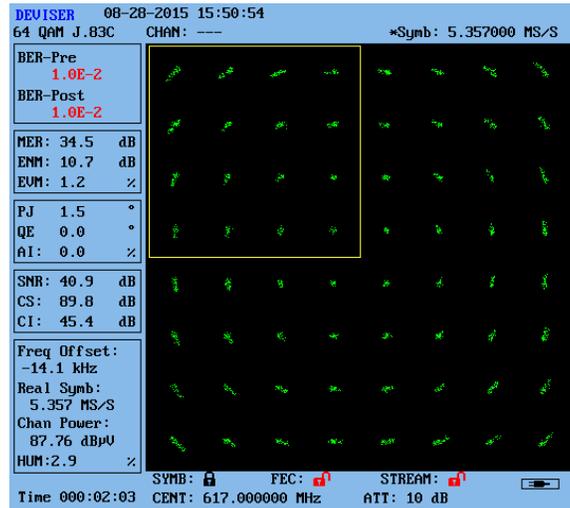


Figura 11: Medición del MER a la salida del AD9789, 25 MHz de referencia del FPGA

En la Figura 12 se muestra la misma medición, lo que ahora con la referencia de 2,4 GHz del Generador de Patrones/Pulsos

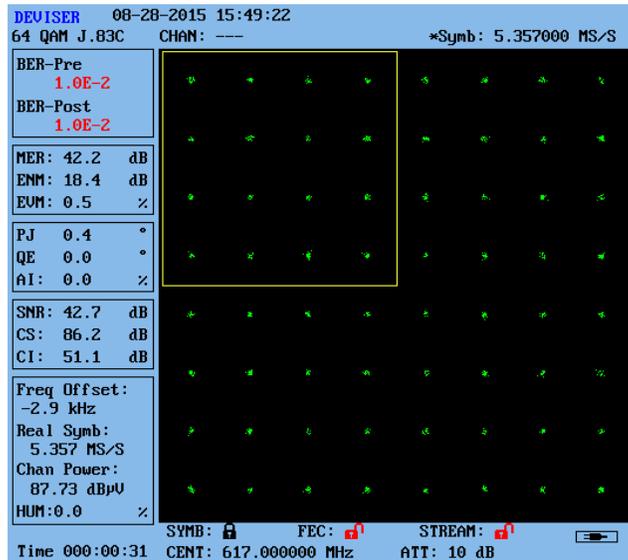


Figura 12: Medición del MER a la salida del AD9789, 25 MHz de referencia del FPGA

La **¡Error! No se encuentra el origen de la referencia.** a) y b) muestra la medición del ruido de fase para los dos casos anteriores. En esta se evidencia la gran diferencia entre la referencia de reloj del 2.4 GHz generada por el AD9956 utilizando como referencia de reloj base la del FPGA Spartan 3E y la generada por el Generador de Patrones/Pulsos.

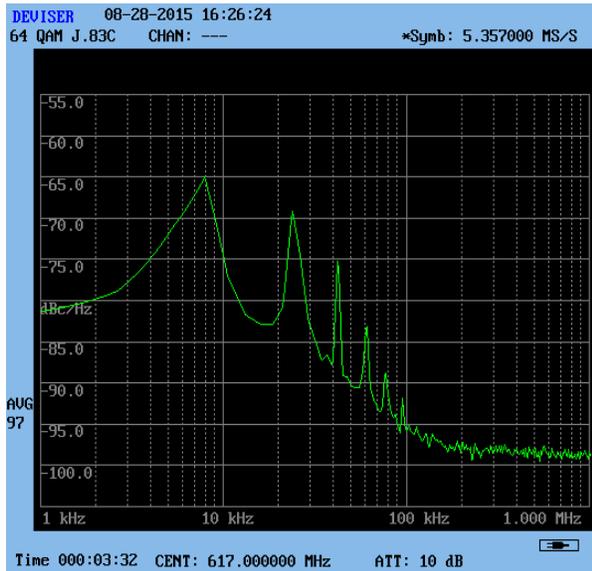
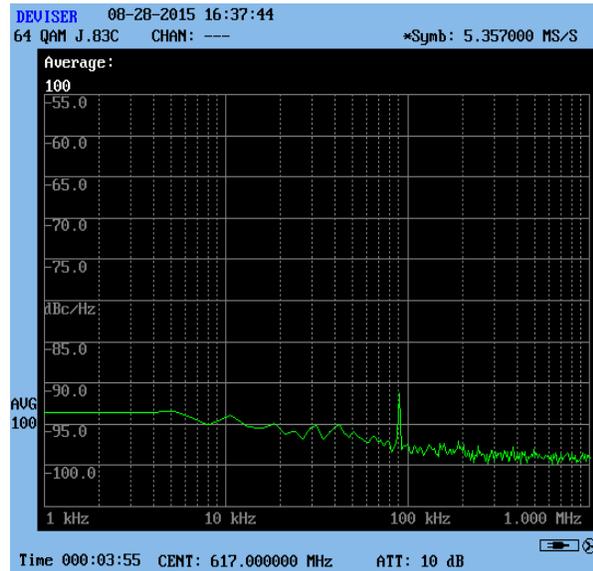


Figura 13: a) Ruido de Fase, AD9956



b) Ruido de Fase, Referencia

CONCLUSIONES.

El empleo de la conversión digital directa a radiofrecuencia, particularmente empleando el AD9789, permite reducir los efectos negativos de los bucles y desfasajes de la I y Q en los diseños con conversión analógica de la señal en banda base o FI a radiofrecuencia. La reducción de estos efectos negativos permite incrementar el MER significativamente. Las pruebas presentadas en este trabajo demostraron que resulta determinante en la variación del MER la calidad de la señal del reloj. Empleando la técnica de conversión digital de banda base a radiofrecuencia, una variación de 100ps, respecto al valor máximo de *jitter* que permite lograr el óptimo desempeño del DSP, puede disminuir hasta en 6dB el MER. El Ruido de Fase en el reloj del sistema es otro parámetro que debe ser cuidadosamente controlado dado que sus consecuencias en el MER son igualmente significativas.

Los experimentos demostraron que el reloj del Spartan 3E (50 MHz) debe ser sustituido por uno mucho más preciso, garantizando alcanzar los 42 dB de MER que es capaz de garantizar el AD9789.

REFERENCIAS.

1. CISCO. BER and MER Fundamentals, Ron Hranac, 2007.
2. Tektronix. *Critical RF Measurements in Cable, Satellite and Terrestrial DTV Systems*, 2008

3. Analog Devices. *AD9789 14-Bit, 2400 MSPS RF DAC with 4-Channel Signal Processing*. Norwood, EE.UU. : s.n., 2011.
4. Xilinx. *Spartan-3 Generation User Guide*. 2008.
5. Juyon, J. *A low spurious level fractional-N frequency divider based on a DDS-like phase accumulation operation*. Gliwice, Polonia : s.n., 2011.